

## SHUSAKU YAMAMOTO

U.S. Patent Application S.N. 09/103,873

(3)

## Partial Translation of Japanese Laid-Open Publication

Laid-Open Publication Number: 7-161952

Laid-Open Publication Date: June 23, 1995

Title of the Invention: Solid-state imaging device and method for producing the same

Application Number: 5-339214

Filing Date: December 6, 1993

Inventor: Etsuro SHIMIZU

Applicant: Olympus Optical Co., Ltd.

(page (5), right column, lines 39 to 45)

[Effect of the Invention] As described above with reference to the examples, according to the present invention, a hydrogen supply film is provided between a light shielding film and an opto-electric conversion device. Accordingly, the hydrogen supply to the Si/SiO<sub>2</sub> interface is facilitated, and thus the dark current can be reduced while maintaining the high numerical aperture and low color mixing rate. The production method according to the present invention allows easy production of a solid-state imaging device including a hydrogen supply film.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-161952

(43) 公開日 平成7年(1995)6月23日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/14				
G 0 2 B 3/00	A	8106-2K		
H 0 1 L 27/146				
		7376-4M	H 0 1 L 27/ 14	D
		7376-4M		A
審査請求 未請求 請求項の数7 F D (全 8 頁)				

(21) 出願番号 特願平5-339214

(22) 出願日 平成5年(1993)12月6日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 清水 悦朗

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

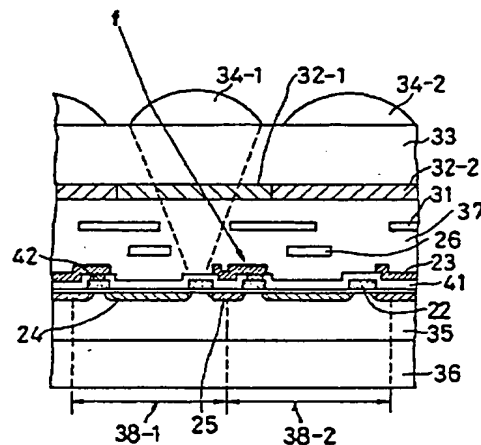
(74) 代理人 弁理士 最上 健治

(54) 【発明の名称】 固体撮像装置及びその製造方法

(57) 【要約】

【目的】 高開口率及び低混色性を維持しながら、暗電流を低減できるようにした、固体撮像装置及びその製造方法を提供する。

【構成】 Si基板36上のSiエピタキシャル層35の表面部にソース領域24とドレイン領域25及びゲート絶縁膜を介してポリシリコンからなる第1のゲート電極22を形成し、次いで水素貯蔵合金を水素雰囲気下でデポジションして水素供給膜41を形成し、第1のゲート電極22の一部開口部を残して高融点金属からなる第2のゲート電極23を形成する。そして絶縁膜37を介して各画素38-1、38-2に対応してオンチップカラーフィルタ32-1、32-2を設け、更に平坦化層33を介してオンチップマイクロレンズ34-1、34-2を、その中心が第1のゲート電極22の開口部の中心に位置するように配置して固体撮像装置を構成する。



31: 遮光領域  
33: 平坦化層  
35: Siエピタキシャル層  
36: Si基板  
37: 絶縁膜  
38-1, 38-2: 画素  
41: 水素供給膜  
42: コンタクト

## 【特許請求の範囲】

【請求項1】 半導体基板の表面領域にマトリクス状に配設されSi/SiO<sub>2</sub>界面を有する複数の光電変換素子と、該光電変換素子の受光部に該受光部の一部分を開口するようにパターン化して配設された高融点金属からなる遮光膜と、前記各光電変換素子の受光部の開口領域に対応して配設されたオンチップマイクロレンズを備えた固体撮像装置において、前記遮光膜と光電変換素子の間に水素供給膜を設けたことを特徴とする固体撮像装置。

【請求項2】 前記水素供給膜は、プラズマ窒化膜で構成されていることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記水素供給膜は、水素を含有する水素貯蔵合金で構成されていることを特徴とする請求項1記載の固体撮像装置。

【請求項4】 前記光電変換素子は、CMD受光素子であることを特徴とする請求項1～3のいずれか1項に記載の固体撮像装置。

【請求項5】 前記CMD受光素子のゲート電極上に水素供給膜を設けると共に、該水素供給膜上にゲート電極の一部分を開口するように高融点金属遮光膜を設け、前記ゲート電極と水素供給膜と高融点金属遮光膜とを、前記ゲート電極の開口領域とゲート電極の結合部を除き、同一寸法に形成していることを特徴とする請求項4記載の固体撮像装置。

【請求項6】 半導体基板の表面領域にマトリクス状に配設されSi/SiO<sub>2</sub>界面を有する複数の光電変換素子と、該光電変換素子の受光部に該受光部の一部分を開口するようにパターン化して配設された高融点金属からなる遮光膜と、前記各光電変換素子の受光部の開口領域に対応して配設されたオンチップマイクロレンズと、前記遮光膜と光電変換素子の間に配設した水素供給膜とを備えた固体撮像装置の製造方法において、水素貯蔵合金を水素雰囲気下で表面領域に光電変換素子を形成した半導体基板上にデポジションし水素供給膜を形成する工程を含むことを特徴とする固体撮像装置の製造方法。

【請求項7】 半導体基板の表面領域にマトリクス状に配設されSi/SiO<sub>2</sub>界面を有する複数の光電変換素子と、該光電変換素子の受光部に該受光部の一部分を開口するようにパターン化して配設された高融点金属からなる遮光膜と、前記各光電変換素子の受光部の開口領域に対応して配設されたオンチップマイクロレンズと、前記遮光膜と光電変換素子の間に配設した水素供給膜とを備えた固体撮像装置の製造方法において、水素貯蔵合金を表面に光電変換素子を形成した半導体基板上にデポジションする工程と、その工程の後に前記半導体基板を水素雰囲気下で熱処理し水素供給膜を形成する工程を含むことを特徴とする固体撮像装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、固体撮像装置、特にCMD (Charge Modulation Device: 電荷変調素子) 受光素子を光電変換素子として用いた画素からなる固体撮像装置、及びその製造方法に関する。

## 【0002】

【従来の技術】 CMD受光素子を光電変換素子として用いた画素からなる固体撮像装置（以下、CMD型固体撮像装置と略称する）には、多画素化が容易、高速動作が可能、等の特長があり、例えばテレビジョン学会技報 Vol. 17, No. 16 (1993) には、ハイビジョン対応の2/3インチ 200万画素素子が報告されるに至っている。

【0003】 CMD型固体撮像装置のオンチップカラー化についての報告はまだ少ないが、CCD型固体撮像装置と同様に、画素上にオンチップカラーフィルタを配置することにより、容易に実現可能である。オンチップカラー化については、種々の技術的課題があるが、特に解決が望まれる点は、傾斜入射光に対する混色の問題である。次に、この混色発生メカニズムについて図8～図10を用いて説明する。

【0004】 図8は、オンチップカラーフィルタを形成した従来のCMD型固体撮像装置の画素平面図を示し、図9は、図8のA-A'線における断面図を示す。図8及び図9において、1-1、1-2は水平方向に隣接するCMD受光素子からなる画素、2はソース領域、3-1、3-2は各画素1-1、1-2の各ソース領域2を囲むようにポリシリコンで形成されたゲート電極であり、そして該ゲート電極3-1、3-2から延長部3-1a、3-2aをそれぞれ交叉するように斜め方向に延長させて、ゲート電極結合部4を形成している。5は水平方向に配列された画素列間に沿って前記ゲート電極結合部4上を通るように配置されている第2Al層で形成されたゲートラインで、該ゲートライン5には1つのゲートコンタクト6を介して前記ゲート電極結合部4が接続されている。7はドレイン領域、9は第1Al層で形成されたソースラインで、垂直方向に配列された各画素の各ソース領域2上を通るように配置され、各画素のソース領域2とはソースコンタクト10により接続されている。11は第1Al層で形成されたドレインラインで、前記ゲート電極結合部4の配置されていない画素間において垂直方向に配置されており、ドレイン領域7とはドレインコンタクト12を介して接続されている。14は第3Al層で形成された遮光領域で、ゲート電極3-1、3-2を取り囲むように配置されている。15-1、15-2は各画素1-1、1-2上に形成されたオンチップカラーフィルタである。

【0005】 図9において、13は絶縁膜、16はオンチップカラーフィルタ15-1、15-2上に形成されたオーバーコート膜、17は表面部にソース領域2及びドレイン領域7を形成しているSiエピタキシャル層、18はSi基板、19は光電変換領域で、CMD型固体撮像装置においては、Si

エピタキシャル層17のうち、ゲート電極3-1、3-2の直下の領域で、この領域19においてのみ光感度がある。このため、以下、ゲート電極3-1、3-2自体で受光領域を指すこととする。なお、ゲート電極3-1、3-2はSiエピタキシャル層17上にゲート酸化膜( $\text{SiO}_2$ )を介して形成されている。

【0006】通常、カラーフィルタは画素毎に区切って形成され、それぞれが特定の画素の受光領域と1対1に対応する。図9で言えば、画素1-1の受光領域(ゲート電極)3-1の真上にカラーフィルタ15-1が形成され、画素1-2の受光領域(ゲート電極)3-2の真上にカラーフィルタ15-2が形成されていることが、これに相当する。混色は、この1対1の対応関係が崩れることにより生じるもので、一般的には、特定の画素の受光領域への入射光として、その画素上のカラーフィルタを通過して入射する成分に加え、隣の画素上のカラーフィルタを通過して傾斜して入射する成分が混じることにより発生する。

【0007】次に、図10を用いて、傾斜入射光がどのようにして混色を引き起こすのかについて説明する。なお、図10に示した断面図は、図9に示した固体撮像装置の断面図と同一で、同一構成要素には同一符号を付して示しており、aは垂直入射光、b、c、dは傾斜入射光を示している。まず、垂直入射光について説明する。図10における垂直入射光aは画素1-2の受光領域(ゲート電極)3-2に入射する光線で、この画素1-2の受光領域(ゲート電極)3-2に入射する垂直入射光aは全て画素1-2のカラーフィルタ15-2を通過した光線のみであるため、混色は生じない。なお厳密には、第1Al層で形成されたソースライン9などによって反射された光が、迷光として隣の画素へ漏れ込む場合もあるが、このような成分は少ない。

【0008】これに対し、傾斜入射光の場合には、いくつかの成分で混色のメカニズムを考えなければならない。すなわち傾斜入射光のうち光線bは、画素1-2のカラーフィルタ15-2を通過して画素1-2の受光領域(ゲート電極)3-2に入射する成分で、これは混色の発生の原因とはならない。傾斜入射光cは隣の画素1-1のカラーフィルタ15-1を通過して、画素1-2の受光領域(ゲート電極)3-2に入射しようとする成分であるが、遮光領域14がこの入射を阻止している。傾斜入射光dは同じく隣の画素1-1のカラーフィルタ15-1を通過し、遮光領域14の下を通り抜けて画素1-2の受光領域(ゲート電極)3-2に入射する成分で、この傾斜入射光dは混色の発生の原因となる成分である。

【0009】このような混色成分を少なくするには、遮光領域14を大きくすることがより効果的であるが、このように遮光領域14を大きくすると、開口率が小さくなり、感度を確保する面からは、必ずしも得策でない。したがって遮光領域14をSiエピタキシャル層17に近づけるのが、最も効果的である。遮光領域14をSiエピタキシャル

層17に近づけることは、Al層からなるソースライン9やドレインライン11とのショートの高危険性を考えると、かなり困難であるが、このような発想による光もれ対策は、本件出願人が先に出願した特願平4-125400号に開示されている。

【0010】図11は、上記特許出願に開示されているCMD型固体撮像装置の4画素分の画素平面図である。図11において、21はゲート領域で、該ゲート領域21は受光領域として機能するポリシリコンからなる第1のゲート電極22とゲートライシとして機能する高融点金属からなる第2のゲート電極23とで構成されている。24はソース領域、25はドレイン領域、26はソースライン、27はドレインライン、28はソースコンタクト、29はドレインコンタクトを示している。このような画素構造において、第2のゲート電極23をタングステン等の遮光性の高融点金属膜を用いて形成すれば、この第2ゲート電極23の形成領域は遮光領域としても機能し、隣接する画素間が遮光膜で覆われるというレイアウト上の効果と、該遮光性の第2のゲート電極23がSiエピタキシャル層に近い距離にて形成できるという構造上の効果により、混色が改善される。

【0011】しかし、図11に示した画素構造そのままの構成では、受光領域に相当するゲート領域上を高融点金属遮光膜がある程度覆っているので、開口率を大きくとれないという問題点がある。すなわち混色の発生を防ぐには、ゲート領域を覆いかくすことが望ましく、且つ開口率を大きくするにはゲート領域を可能な限り露出させるのが望ましいという相反することを実現しなければならないわけである。

【0012】この問題の解決にはオンチップマイクロレンズ構造を採用すればよいものと考えられる。図12は、従来のCMD型固体撮像装置の画素構成において、開口率を確保しながら混色を防ぐのに最良と考えられるCMD画素のレイアウトを示す平面図で、図13は図12のB-B'線に沿った断面図であり、図11に示した画素構成と同一又は対応する構成要素には同一符号を付して示している。図12及び図13において、21はドーナツ状のゲート領域で、22は右下約1/4の面積の部分のみが露出されたポリシリコンからなる第1のゲート電極であり、この第1のゲート電極22の露出部のみで光感度がある。なお、この第1のゲート電極22は後述のSiエピタキシャル層上にゲート酸化膜を介して形成されている。そして、この第1のゲート電極22の露出部以外の部分は遮光性の高融点金属膜で覆われ第2のゲート電極23を形成しており、この第2のゲート電極23の領域では光感度はない。また、31はAl層で形成された遮光領域、32-1、32-2、34-1、34-2はそれぞれ画素38-1、38-2に対応したオンチップカラーフィルタとオンチップマイクロレンズ、33は平坦化層、35はSiエピタキシャル層、36はSi基板、37は絶縁膜、39-1、39-2はそれぞれオンチップマイクロレンズ

34-1, 34-2のレンズ中心を示している。

【0013】このように構成したC.M.D画素構造においては、開口率はマイクロレンズ34-1, 34-2のパターン面積で決まるだけ大きくとれる一方、入射光線eで示すように、遮光領域31の下を通り抜ける傾斜光線は、第1のゲート電極22の露出部以外の部分及び画素間を覆う遮光性高融点金属膜で形成された第2のゲート電極23に遮られて、隣接画素の受光領域に入り込まず、混色を有効に防止することができる。

【0014】

【発明が解決しようとする課題】上記従来最良の構成と考えられていたC.M.D型固体撮像装置は、大きな開口率と低レベルの混色を同時に実現することが可能なものであるが、その一方で暗電流が増大するという問題点がある。暗電流を小さくするための一般的な方法は、 $\text{Si}/\text{SiO}_2$  界面に水素を供給し、界面に存在するダングリングボンドを水素で終端させる方法である。水素の供給には、水素雰囲気中にウェハをさらす方法や、ウェハ上にAl膜を形成し、このAl膜中に含まれる水素を熱拡散する方法が用いられるが、いずれの方法も、ウェハ外部あるいはウェハ上部に水素供給源を設けて、その水素供給源から $\text{Si}/\text{SiO}_2$  界面へ水素を熱拡散する方法となる。

【0015】図12及び図13に示した最良の構成と考えられるC.M.D型固体撮像装置の構造上、問題となるのは、混色防止の役目を果たす遮光性高融点金属膜からなる第2のゲート電極の存在である。第1のゲート電極の大部分を覆う第2のゲート電極を形成するこの金属膜は、外部からの水素の侵入を遮断し、第1のゲート電極直下の $\text{Si}/\text{SiO}_2$  界面への水素の供給を阻止する。このために従来の水素供給方法によっては暗電流の低減が実現できなくなってしまうという問題点がある。

【0016】本発明は、従来最良と考えられていた構成の固体撮像装置における上記問題点を解決するためになされたもので、高開口率、低混色性、低暗電流を同時に実現できるようにした固体撮像装置とその製造方法を提供することを目的とする。

【0017】

【課題を解決するための手段及び作用】上記問題点を解決するため、本発明は、半導体基板の表面領域にマトリクス状に配設され $\text{Si}/\text{SiO}_2$  界面を有する複数の光電変換素子と、該光電変換素子の受光部に該受光部の一部分を開くようにパターン化して配設された高融点金属からなる遮光膜と、前記各光電変換素子の受光部の開口領域に対応して配設されたオンチップマイクロレンズを備えた固体撮像装置において、前記遮光膜と光電変換素子の間に水素供給膜を設けて構成するものである。

【0018】このように構成した固体撮像装置においては、水素供給膜は遮光膜を介さずに $\text{Si}/\text{SiO}_2$  界面側に位置することになるので、容易に $\text{Si}/\text{SiO}_2$  界面へ水素

を供給することができ、それにより暗電流を低減することができる。また高融点金属からなる遮光膜は水素供給膜よりウェハ外部への水素の拡散を抑える機能をもっているため、水素の $\text{Si}/\text{SiO}_2$  界面への供給効果は、従来のウェハ外部からの供給を行う場合よりも大きい。更に、遮光膜と光電変換素子の間に水素供給膜を設けても、オンチップマイクロレンズの配設に対し何の不都合も生じないので、従来通りの高開口率及び低混色性は、そのまま実現可能である。

【0019】また上記構成の固体撮像装置の製造方法

は、水素貯蔵合金を水素雰囲気下で光電変換素子を形成した半導体基板上にデポジションし水素供給膜を形成する工程を含むもので、これにより水素供給膜を容易に形成することができ、高開口率及び低混色性を保持しながら暗電流を低減することの可能な固体撮像装置を容易に製造することができる。

【0020】

【実施例】次に実施例について説明する。図1は、本発明に係る固体撮像装置の第1実施例の画素平面を示す図で、また図2は、図1のC-C'線に沿った断面を示す図であり、図12及び図13に示した従来考えられていた構成のC.M.D型固体撮像装置と同一又は対応する構成要素には同一符号を付して、その説明を省略する。この第1実施例が図12及び図13に示したC.M.D型固体撮像装置と異なる点は、第1のゲート電極22と遮光性高融点金属膜からなる第2のゲート電極23の間に水素供給膜41を配設した点と、該第1のゲート電極22と第2のゲート電極23間をコンタクト42を介して接触させた点である。

【0021】このように水素供給膜41を配設することにより、先に「課題を解決する手段及び作用」の項で説明したとおり、遮光性高融点金属膜からなる第2のゲート電極23によって拡散を遮られることなく、水素供給膜41より第1のゲート電極22直下の $\text{Si}/\text{SiO}_2$  界面へ水素が供給され、これにより暗電流を低減できる。また、第2のゲート電極23は遮光性の高融点金属膜で構成されているため、傾斜入射光fで示すように、従来通りの混色抑止能力をもっている。

【0022】この第1実施例において、第1のゲート電極22の形成材料としてはポリシリコン、第2のゲート電極23の形成材料としてはタングステン、水素供給膜41としてはプラズマ窒化膜やチタンに代表される水素貯蔵合金が適当である。水素貯蔵合金を水素供給膜として用いる場合、その水素貯蔵合金を第1のゲート電極22の形成後に全面に亘って水素雰囲気下でデポジションするか、あるいはデポジション後に水素雰囲気下で熱処理を行って、その水素貯蔵合金中に水素を多量に含ませる工程で水素供給膜を形成することができる。なお、第1のゲート電極22と第2のゲート電極23とを電気的に接触させるコンタクト42は、水素供給膜が導電性材料で形成される場合は、設ける必要がない。

【0023】次に、本発明の第2実施例について説明する。前記第1実施例においては、第2のゲート電極は遮光機能の他にゲート配線としての機能を備えている。このために、第2のゲート電極は第1のゲート電極との間にコンタクトを介して電氣的接触を形成させているわけであるが、このコンタクトを形成するにはスペース的な制限が大きく、微細パターン技術を必要としていた。このため、設計サイドからはこのコンタクトを無くすか、あるいはよりパターン精度の緩くなる構造が要求される。また、画素数が非常に多い用途においては、ゲートライン容量の低減が要求される。本発明の第2実施例は、これらの要求に応えるためのもので、第2のゲート電極には遮光機能だけをもたせ、別個に画素間にAlよりなるゲートラインを設けるように構成したものである。

【0024】図3は、本発明の第2実施例のCMD型固体撮像装置の画素平面を示す図で、図4は、図3のD-D'線に沿った断面を示す図である。両図において、51はドーナツ状のゲート電極であり、図8に示した従来例の画素構成と同様に、隣り合った2画素で1つのゲート電極結合部52を形成し、ゲートコンタクト53を介して、第2Al層で形成されたゲートライン54に接続されるようになっている。55は高融点金属で形成された遮光層であり、ドーナツ状のゲート電極51の右下の開口部56とゲート電極結合部52を除いて、ゲート電極51を覆うように形成されている。57はソース領域で、第1Al層で形成されたソースライン58とソースコンタクト59を介して接続されている。60はドレイン領域で、第1Al層で形成されたドレインライン61とドレインコンタクト62を介して接続されている。63は第3Al層からなる遮光領域、64-1、64-2、65-1、65-2は、それぞれ画素66-1、66-2に対応して配置したオンチップカラーフィルタとオンチップマイクロレンズである。67-1、67-2はオンチップマイクロレンズ65-1、65-2の焦点位置を示す。68は水素供給膜、69は絶縁膜、70は平坦化層、71はSiエピタキシャル層、72はSi基板を示す。

【0025】このように構成された第2実施例においては、ゲートライン54をAlで形成しているので、第1実施例よりも高速動作が可能となり、また、ゲート電極51の真上でのコンタクトの微細パターニングが不要となる効果が加わる。

【0026】次に本発明の第3実施例について説明する。図5は、第3実施例のCMD型固体撮像装置の画素平面を示す図で、図6は、図5のE-E'線に沿った断面を示す図であり、図3及び図4に示した第2実施例と同一又は対応する構成要素には同一符号を付して示している。本実施例は、高融点金属遮光層55と水素供給膜68をゲート電極51と同一の幅で形成している点に特徴があり、画素毎の光電変換特性のバラツキが第2実施例より小さくなる製造法で実現できる構成としたものである。

【0027】本実施例において、ゲート電極、水素供給

膜、高融点金属遮光層が同一の幅で形成されているのは、ゲート電極、水素供給膜、高融点金属遮光層を形成する3つの膜をこの順番に連続してデポジションした後、ゲート電極パターン状のマスクを高融点金属遮光膜上に形成し、そのゲート電極パターンマスクに従って前記ゲート電極、水素供給膜、高融点金属遮光層を構成する3つの膜を一括してエッチングするという、いわゆるセルフアラインの手順を採って形成したためである。実際には、この一括エッチング工程の後、高融点金属遮光層のうち、開口領域とゲート電極の結合部をエッチングするという工程が引き続いて行われるわけであるが、このようなセルフアラインエッチングを採用することにより、高融点金属遮光層とゲート電極間あるいは高融点金属遮光層とSiエピタキシャル層間の重なり合いが画素間で揃い、これにより寄生容量が揃うため、画素毎の光電変換特性バラツキを小さくできるという効果が得られる。また、高融点金属遮光層がゲート電極よりはみ出さないで、ソースコンタクトあるいはドレインコンタクトと高融点金属遮光層の間の設計マージンが大きく取れるというメリットも得られる。

【0028】上記図3～図6に示した第2実施例及び第3実施例において、水素供給膜が電氣的に絶縁性の膜で形成されている場合には、高融点金属遮光層が電位的にフローティング状態となる。固体撮像装置の特性上は、この高融点金属遮光層の電位は固定されているのが望ましい。図7は、この問題に対する画素構造のレイアウトによる解決策の一例を示す図で、図5に示された本発明の第2実施例における高融点金属遮光層のレイアウトを変更し、その変更部であるゲート結合部のみを抽出して示す図である。図において、51はゲート電極、52はゲート電極結合部、53はゲートコンタクト、54はゲートライン、55は高融点金属遮光層、58はソースライン、を示しており、このレイアウト変更の特徴は、高融点金属遮光層55及びゲート電極51の両方に対して1つのゲートコンタクト53でゲートライン54を接続している点にある。このように構成することにより、高融点金属遮光層55がゲートライン54の電位に固定されることになる。

【0029】

【発明の効果】以上実施例に基づいて説明したように、本発明によれば、遮光膜と光電変換素子の間に水素供給膜を設けているので、Si/SiO<sub>2</sub>界面への水素の供給が容易に行われ、高開口率及び低混色性を維持しながら暗電流を低減することが可能となる。また本発明の製造方法によれば、水素供給膜を設けた固体撮像装置を容易に製造することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1実施例のCMD型固体撮像装置の画素部分を示す平面図である。

【図2】図1のC-C'線に沿った断面図である。

【図3】本発明の第2実施例のCMD型固体撮像装置の

画素部分を示す平面図である。

【図4】図3のD-D'線に沿った断面図である。

【図5】本発明の第3実施例のCMD型固体撮像装置の画素部分を示す平面図である。

【図6】図5のE-E'線に沿った断面図である。

【図7】図3における遮光層パターンのレイアウトを変更した変形例の一部を示す平面図である。

【図8】オンチップカラーフィルタを設けた従来のCMD型固体撮像装置の画素部分を示す平面図である。

【図9】図8のA-A'線に沿った断面図である。

【図10】混色のメカニズムを説明するための図9に基づく説明図である。

【図11】混色を改善した従来のCMD型固体撮像装置の画素部分を示す平面図である。

【図12】従来考えられたマイクロレンズを備えたCMD型固体撮像装置の画素部分を示す平面図である。

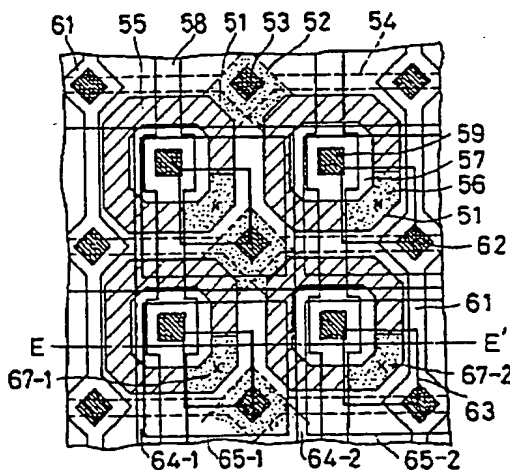
【図13】図12のB-B'線に沿った断面図である。

【符号の説明】

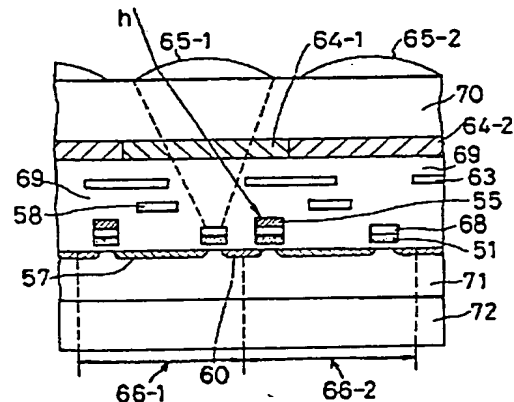
- 21 ゲート領域
- 22 第1のゲート電極
- 23 第2のゲート電極
- 24 ソース領域
- 25 ドレイン領域
- 26 ソースライン
- 27 ドレインライン
- 28 ソースコンタクト
- 29 ドレインコンタクト
- 31 遮光領域
- 32-1, 32-2 オンチップカラーフィルタ
- 33 平坦化層

- 34-1, 34-2 オンチップマイクロレンズ
- 35 Siエピタキシャル層
- 36 Si基板
- 37 絶縁膜
- 38-1, 38-2 画素
- 39-1, 39-2 マイクロレンズのレンズ中心
- 41 水素供給膜
- 42 コンタクト
- 51 ゲート電極
- 52 ゲート電極結合部
- 53 ゲートコンタクト
- 54 ゲートライン
- 55 遮光層
- 56 開口部
- 57 ソース領域
- 58 ソースライン
- 59 ソースコンタクト
- 60 ドレイン領域
- 61 ドレインライン
- 62 ドレインコンタクト
- 63 遮光領域
- 64-1, 64-2 オンチップカラーフィルタ
- 65-1, 65-2 オンチップマイクロレンズ
- 66-1, 66-2 画素
- 67-1, 67-2 マイクロレンズの焦点位置
- 68 水素供給膜
- 69 絶縁膜
- 70 平坦化層
- 71 Siエピタキシャル層
- 72 Si基板

【図5】

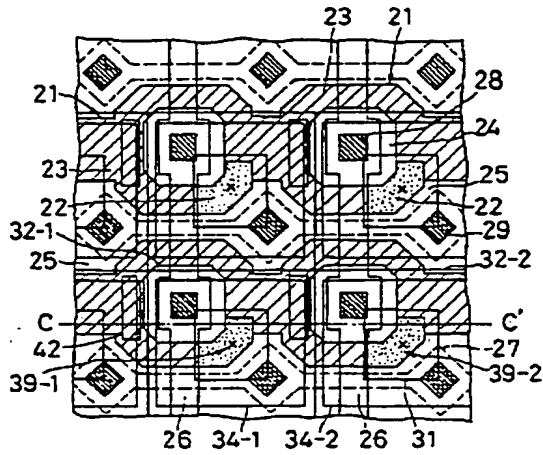


【図6】



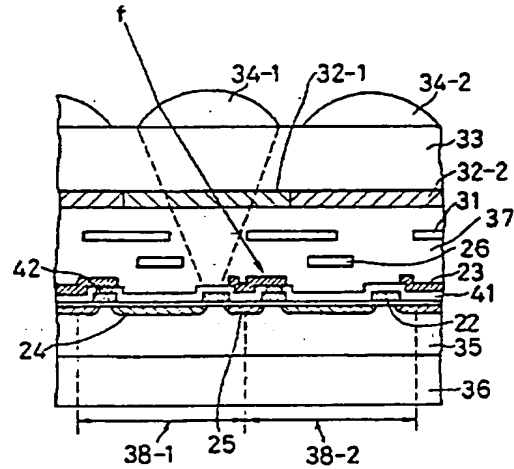


【図 1】



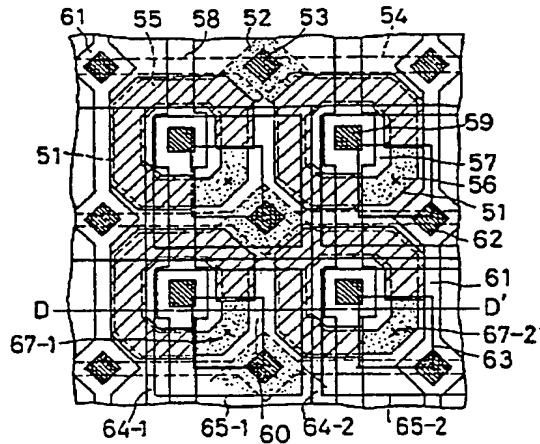
- |              |                           |
|--------------|---------------------------|
| 21: ゲート領域    | 28: ソースコンタクト              |
| 22: 第1のゲート電極 | 29: ドレインコンタクト             |
| 23: 第2のゲート電極 | 32-1, 32-2: オンチップカラーフィルタ  |
| 24: ソース領域    | 34-1, 34-2: オンチップマイクロレンズ  |
| 25: ドレイン領域   | 39-1, 39-2: マイクロレンズのレンズ中心 |
| 26: ソースライン   | 42: コンタクト                 |
| 27: ドレインライン  |                           |

【図 2】



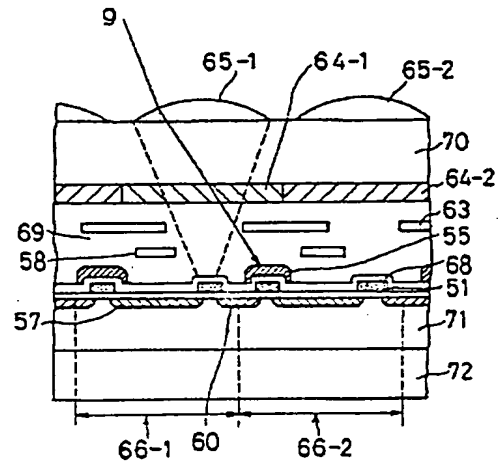
- |                 |
|-----------------|
| 31: 遮光領域        |
| 33: 平坦化層        |
| 35: Si エピタキシャル層 |
| 36: Si 基板       |
| 37: 絶縁膜         |
| 38-1, 38-2: 画素  |
| 41: 水素供給膜       |
| 42: コンタクト       |

【図 3】



- |              |                          |
|--------------|--------------------------|
| 51: ゲート電極    | 60: ドレイン領域               |
| 52: ゲート電極結合部 | 61: ドレインライン              |
| 53: ゲートコンタクト | 62: ドレインコンタクト            |
| 54: ゲートライン   | 63: 遮光領域                 |
| 55: 遮光層      | 64-1, 64-2: オンチップカラーフィルタ |
| 56: 開口部      | 65-1, 65-2: オンチップマイクロレンズ |
| 57: ソース領域    | 67-1, 67-2: マイクロレンズの焦点   |
| 58: ソースライン   |                          |
| 59: ソースコンタクト |                          |

【図 4】



- |                 |
|-----------------|
| 66-1, 66-2: 画素  |
| 68: 水素供給膜       |
| 69: 絶縁膜         |
| 70: 平坦化層        |
| 71: Si エピタキシャル層 |
| 72: Si 基板       |

